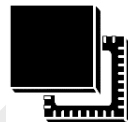


基于 32 位 ARM® Cortex-M4F 的 MCU，内置 24 通道 PWM 32 通道 14 位 ADC 和 4 路可编程增益放大器

功能

- 32 位 ARM® Cortex-M4F 内核
 - 单精度浮点运算单元（FPU）
 - 最高 240MHz 主频
 - 片内存储
 - 多达 512KB 嵌入式 FLASH，ECC 保护
 - 多达 192KB RAM，ECC 保护
 - 时钟、复位和供电管理
 - 3.3V 单电源供电
 - 上电复位和过压欠压检测
 - 支持 4 ~ 32MHz 外部晶振接入
 - 内置 32MHz 出厂校准的振荡器
 - 内置 32MHz 安全备用振荡器
 - 内置锁相环时钟（PLL）
 - 1 个 14 位模数转换器（32 个外部通道）
 - 3 个差分采样保持器，支持最多 3 路同时采样，依次转换
 - 每路 140ns 转换时间，依次转换时 400ns 间隔时间
 - 转换范围：0 ~ 3.339V
 - 开路短路检测
 - 1 个温度传感器
 - 4 个可编程增益放大器（PGA）
 - 可编程增益范围
 - 单端模式：1/2/4/8/12/16/19.2/24
 - 差分模式：2/4/8/16/24/32/38.4/48
 - 建立时间典型值 600ns
 - 6 个模拟比较器（COMP）
 - 对称迟滞，输出自带数字滤波器
 - 2 个 10 位数模转换（DAC）参考源
 - 可用于过压保护或相位比较
 - 12 个脉宽调制模块（PWM）
 - 24 路可独立灵活配置的波形输出
 - 多种可触发 ADC 转换的事件
- 

QFN-60（6mm x 6mm, 0.35mm 引脚间距）
- 2 个增强型捕获模块（ECAP）
 - 捕获输入引脚可选（所有 GPIO 通道）
 - 支持单引脚、双引脚、四引脚捕获
 - 4 个 32 位捕获寄存器
 - 支持用于辅助 PWM 功能
 - 1 个控制加速单元（CAU）
 - 支持总线访问
 - 支持由 PWM 或定时器中断触发执行
 - 支持最多 8 个中断，1024 条指令
 - 1 个 24 位系统滴答定时器
 - 2 个 32 位看门狗定时器
 - 6 个 32 位通用定时器
 - 1 个 DMA 控制器
 - 提供多达 8 个数据通道
 - 多达 40 个 GPIO 引脚
 - 独立的上下拉电阻、输出驱动力、输入滤波配置
 - 通信接口
 - 3 个 UART，3 个 SPI，1 个 I2C，1 个 CAN/CANFD（8 个邮箱和过滤器组）
 - 调试接口
 - 支持 SWD 基础接口以及 SWO 输出
 - 安全模块
 - 1 个 CRC，64 位唯一识别号
 - 工作温度
 - 环温：-40 ~ +105 °C
 - 结温：-40 ~ +125 °C
 - 封装
 - QFN-60，6 x 6 x 0.55 – 0.35mm

表 1-1: SPC1175 器件特性和外设数量

栏目	SPC1175API60
CPU 最高频率	240MHz
嵌入式 FLASH	512KB
RAM 总容量	192KB
RAM 分区 0	64KB, 最高速度 240MHz
RAM 分区 1	64KB, 最高速度 240MHz
RAM 分区 2	64KB, 最高速度 120MHz
CAU	1
GPIOs	40
复用的模拟输入通道数	16
专用的模拟输入通道数	16
14 位 ADC	1 (3 个采样保持器)
PGA	4
差转单缓冲器	1
模拟比较器	6
10 位 DAC	2
DAC 输出缓冲器	1
PWM 输出通道数	12 24 路
ECAP	2
EQEP	2
通用定时器	6
看门狗定时器	2
DMA 数据通道	8
CAN / CANFD	1
SPI	3
UART	3
I2C	1
CRC	1

重要声明和免责条款

本文档信息仅与旋智电子科技有限公司（以下简称“本公司”）产品配套提供。本公司及子公司保留随时对产品和/或本文档进行更改、更正、增强、修改的权利，恕不另行通知。用户在下单前应获取最新版本的文档，以确保所使用的信息和数据为最新有效版本。本文档内容将替代此前提供的所有信息。

本公司致力于提供准确、完整、最新的信息，但本文档及其内容均基于“现状”和“现有”提供。在法律允许的最大范围内，本公司不就本文档及其内容作出任何明示或默示保证，包括但不限于对完整性、真实性、准确性、适销性、特定用途适用性或不侵犯第三方知识产权等任何默示保证。

本文档中提供的任何示例、提示或典型数值，以及有关产品应用的任何信息，均不构成对产品条件或特性的任何保证。本公司对此不承担任何形式的保证和责任，包括但不限于不侵犯任何第三方知识产权的保证。

本文档所载资源仅供熟悉本公司产品设计的熟练技术人员使用。用户将独自承担以下全部责任：（1）针对自身应用选择合适的产品；（2）设计、验证并测试其应用；（3）确保其应用符合相关标准及安全、合规等全部要求。用户的技术部门应自行评估产品对目标应用的适配性，以及本文档信息对该应用的完整性与适用性。否则，给本公司及其相关方造成任何索赔、损害、成本、损失或债务，用户应承担全额赔偿责任，本公司不承担任何相关责任。

本公司提供上述资源不会扩展或以其他方式改变本公司针对产品发布的适用保证或保证免责声明。除经本公司授权代表签署的书面文件明确批准外，本公司产品不得用于任何可合理预见产品故障或其使用后果会导致人身伤害的应用场景。

本公司的商标和其他产品或服务名称的所有权归其各自所有者所有。本文档未以明示或暗示方式授予任何知识产权许可。

如需了解更多技术、交货条款及价格信息，请咨询本公司销售人员、技术支持或至官网查询（<https://www.spintrol.com>）。

目录

1	器件概述.....	10
2	功能描述.....	11
2.1	ARM® Cortex-M4F 内核.....	11
2.2	调试端口（SWD）.....	11
2.3	片上 RAM.....	11
2.4	嵌入式 FLASH	11
2.5	嵌套矢量中断控制器.....	12
2.6	外部中断/事件控制器.....	12
2.7	电源管理和复位.....	12
2.8	时钟	13
2.9	启动模式	13
2.10	通用输入输出（GPIO）.....	14
2.11	直接存储器访问控制器（DMAC）.....	14
2.12	通用定时器（TIMER）.....	14
2.13	看门狗定时器（WDT）.....	14
2.14	系统滴答定时器（SysTick）.....	15
2.15	串行外设接口（SPI）.....	15
2.16	通用异步收发器（UART）.....	15
2.17	内部集成电路总线（I2C）.....	15
2.18	控制器局域网总线（CAN）.....	16
2.19	模数转换器（ADC）.....	16
2.20	温度传感器（T-Sensor）.....	17
2.21	可编程增益放大器（PGA）.....	17
2.22	模拟比较器（COMP）.....	17
2.23	脉宽调制模块（PWM）.....	18
2.24	增强型捕获模块（ECAP）.....	18
2.25	增强型正交编码器脉冲模块（EQEP）.....	19
2.26	循环冗余校验（CRC）.....	19
2.27	控制加速单元（CAU）.....	20
3	引脚排列和通道说明	21
3.1	QFN60	21
3.2	GPIO 引脚复位后的功能和状态	27
3.3	ADC 输入通道选择.....	27
3.4	PGA 输入通道选择.....	28
3.5	比较器输入通道选择.....	28

3.6	数字测试输出监测通道选择.....	29
4	存储空间地址映射.....	30
5	电气特性.....	31
5.1	绝对最大额定值.....	31
5.2	推荐工作条件	31
5.3	I/O 电气特性	32
5.4	电源功耗	32
5.5	内部 1.2V 稳压器特性	33
5.6	过压欠压检测器 (BOD) 特性	33
5.7	内部振荡器 (RCO) 特性.....	33
5.8	锁相环时钟 (PLL) 特性	34
5.9	晶振时钟 (XO) 特性.....	34
5.10	FLASH 特性	34
5.11	14 位模数转换器 (ADC) 特性.....	35
5.12	可编程增益放大器 (PGA) 特性.....	36
5.13	差分转单端缓冲器 (D2SBUF) 特性.....	37
5.14	模拟比较器 (COMP) 特性	37
5.15	数模转换器 (DAC) 特性.....	37
5.16	DAC 输出缓冲器 (DACBUF) 特性	38
5.17	SPI 接口时序特性.....	38
5.18	电气敏感性特性.....	40
5.19	湿度敏感性特性.....	40
5.20	热阻特性	40
6	封装信息.....	41
6.1	QFN-60	41
7	订购信息.....	43
7.1	订购编码规则	43

图片列表

图 1-1: SPC1175 系统框图	10
图 2-1: SPC1175 时钟树	13
图 3-1: SPC1175API60 引脚排列	21
图 4-1: SPC1175 存储空间地址映射	30
图 5-1: 内部 1.2V 稳压器负载调整率	33
图 5-2: FLASH 随机读取时间	34
图 5-3: SPI 主机模式接口时序图	38
图 5-4: SPI 从机模式接口时序图	39
图 6-1: QFN60-60 脚, 6mm x 6mm 方形扁平无引脚封装图	41
图 6-2: QFN60-60 脚, 6mm x 6mm 方形扁平无引脚封装推荐电路板元件封装	42
图 7-1: 订购编码规则	43

表格列表

表 1-1: SPC1175 器件特性和外设数量	2
表 2-1: 调试接口引脚功能	11
表 2-2: 启动模式	13
表 3-1: SPC1175API60 引脚定义	22
表 3-2: GPIO 引脚复位后的功能和状态	27
表 3-3: ADC 输入通道选择	27
表 3-4: PGA 输入通道选择	28
表 3-5: 比较器 COMP0 输入通道选择	28
表 3-6: 比较器 COMP1 输入通道选择	28
表 3-7: 比较器 COMP2 输入通道选择	28
表 3-8: 比较器 COMP3 输入通道选择	28
表 3-9: 比较器 COMP4 输入通道选择	29
表 3-10: 比较器 COMP5 输入通道选择	29
表 3-11: DTEST_MONx 信号源	29
表 5-1: 绝对最大额定值	31
表 5-2: 推荐工作条件	31
表 5-3: I/O 电气特性	32
表 5-4: 电流消耗 ($V_{DD}=3.3V$) ^[1]	32
表 5-5: 内部 1.2V 稳压器特性	33
表 5-6: BOD 特性	33
表 5-7: RCO 特性	33
表 5-8: PLL 特性	34
表 5-9: 晶振时钟特性	34
表 5-10: FLASH 特性	34
表 5-11: 模数转换器特性	35
表 5-12: 可编程增益放大器特性	36
表 5-13: 差分转单端缓冲器特性	37
表 5-14: 模拟比较器特性	37
表 5-15: 10 位数模转换器特性	37
表 5-16: 数模转换器缓冲器特性	38
表 5-17: SPI 主机模式接口时序特性 ($V_{DD}=3.3V$) ^[1]	38
表 5-18: SPI 从机模式接口时序特性 ($V_{DD}=3.3V$) ^[1]	39
表 5-19: ESD 绝对最大值	40
表 5-20: 电气敏感性	40
表 5-21: 湿度敏感性特性	40
表 5-22: 热阻特性	40
表 6-1: QFN60–60 脚, 6mm x 6mm 方形扁平无引脚封装机械数据	41
表 7-1: 订购信息	43

版本历史

版本	日期	作者	状态	变更
Draft	2026-03-12	X. Yu	–	草稿版本。
C/0	2026-08-12	J. Zhou	已发布	首次发布。

术语或缩写

术语或缩写	描述
MCU	<u>M</u> icro <u>c</u> ontroller <u>U</u> nit（微控制器单元）
LDO	<u>L</u> ow <u>D</u> rop <u>o</u> ut Regulator（低压差稳压器）
ECC	<u>E</u> rror <u>C</u> orrection <u>C</u> ode（纠错码）
DMA	<u>D</u> irect <u>M</u> emory <u>A</u> ccess（直接存储器访问）

1 器件概述

SPC1175 是一颗高性能、高集成度的片上系统（SOC）微控制器。如图 1-1 所示，SPC1175 内置了 32 位 ARM® Cortex-M4F 内核，支持最高 240MHz 的时钟频率，提供多达 512KB 的嵌入式 FLASH 存储（支持就地执行）和 192KB 的 RAM，包含丰富的 I/O 和外设资源。

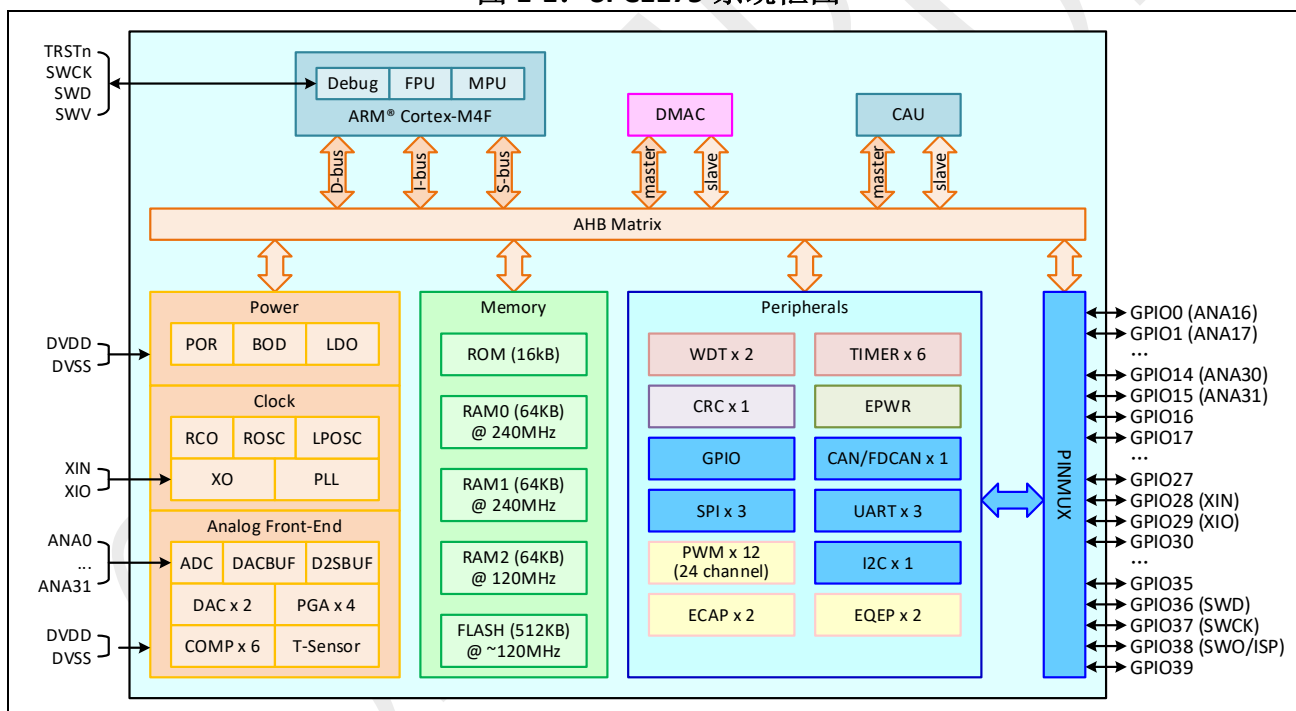
SPC1175 提供 1 个控制加速单元（CAU），基于自主定义的指令集，提供三角函数等运算的加速和总线访问控制协处理能力。

SPC1175 包含 1 个直接存储器访问控制器（DMAC），一共提供 8 个数据通道，用于释放 CPU 资源，实现存储器之间、存储器和外设之间、以及外设之间的数据快速搬移。

SPC1175 内置了 1 个三路采样保持的 14 位 ADC、4 个可编程增益放大器、12 个增强型 PWM 模块、2 个增强型捕获模块、6 个通用 32 位定时器，还提供了 CAN/CANFD、SPI、UART、I2C 等通讯接口，是电机控制应用的理想平台。

SPC1175 支持 $3.3V \pm 10\%$ 单电源供电，支持 $-40 \sim +125^{\circ}\text{C}$ 的工作结温，封装为 60 脚的 QFN。

图 1-1: SPC1175 系统框图



2 功能描述

2.1 ARM® Cortex-M4F 内核

SPC1175 集成了 1 颗全功能的 ARM® Cortex-M4F 内核，支持单精度浮点处理单元（FPU）和存储保护单元（MPU），最高主频 240MHz，兼容所有的 ARM®工具和软件。

2.2 调试端口（SWD）

当 TRSTn 引脚拉高时，内置的 ARM® SWD 调试接口自动按照表 2-1 连接到外部 I/O 口。

调试接口访问任何地址都不会触发总线错误。访问受保护的 ROM 区域地址将读到 0。

表 2-1：调试接口引脚功能

引脚	功能
GPIO36	SWD
GPIO37	SWCK

为了防止不受信任的用户通过调试接口读取和篡改数据，调试接口有三种权限场景：

- 禁止访问：调试端口关闭。
- 受限访问：调试端口无法访问存外设和存储器，但可以访问特定寄存器输入密钥，若与受信用户保存于 FLASH 中的密钥匹配，则可以临时获得完全访问权限。
 - 为了防止暴力破解，每次上电后最多允许输入 15 次错误密钥。
- 完全访问：调试端口可以访问所有存储器和外设。

2.3 片上 RAM

SPC1175 提供多达 192KB 的片上 RAM 用于存储代码和数据，分为如下三个分区：

- RAM0
 - 容量 64KB，通过地址 0x1FFD0000 到 0x1FFDFFFF
 - 支持以最高 240MHz 速率零等待的读写操作
- RAM1
 - 容量 64KB，通过地址 0x1FFE0000 到 0x1FFEFFFF 访问
 - 支持以最高 240MHz 速率零等待的读写操作
- RAM2
 - 容量 64KB，通过地址 0x1FFF0000 到 0x1FFFFFFF 访问
 - 支持以最高 120MHz 速率零等待的读写操作（等效于 240MHz 下 1 个等待周期）

所有 RAM 均支持按字节的 ECC 保护，ECC 错误可配置为触发中断或者复位。

2.4 嵌入式 FLASH

SPC1175 提供多达 512KB 的嵌入式 FLASH 用于存储代码和数据，支持 ECC 保护，ECC 错误可配置为触发中断或者复位。

SPC1175 的 SDK 提供了函数库，方便用户对 FLASH 进行读取、擦除和编程等操作。

2.5 嵌套矢量中断控制器

SPC1175 内置有嵌套矢量中断控制器，可处理多达 77 个可屏蔽中断通道（不包含 Cortex-M4F 自带的 16 个中断），支持 16 个可编程的优先级，从而具备如下特性：

- 紧耦合的 NVIC 使得中断响应更快。
- 直接向内核传递中断入口向量表地址。
- 支持先处理晚到但优先级更高的中断。
- 支持中断咬尾功能。
- 进入中断时自动保存处理器状态，退出中断时自动恢复现场，无需指令开销。

2.6 外部中断/事件控制器

SPC1175 提供了灵活的外部引脚中断或事件触发机制。任意 GPIO 引脚均可以被配置为外部中断或事件触发电源，一共提供 4 个可屏蔽中断信号。

- 65 号中断：GPIO0 ~ GPIO31 任意引脚上检测到有效电平。
- 66 号中断：GPIO32 ~ GPIO39 任意引脚上检测到有效电平。
- 67 号中断：GPIO0 ~ GPIO31 任意引脚上检测到有效边沿。
- 68 号中断：GPIO32 ~ GPIO39 任意引脚上检测到有效边沿。

此外，还可以任意选择某 GPIO 引脚的上升沿或者下降沿用于触发不可屏蔽中断（NMI）。

2.7 电源管理和复位

SPC1175 支持 3.3V 单电源为 I/O 引脚、片内电源系统和模拟电路供电，并要求电源升压速率不超过 15kV/s。内置 1.2V 稳压器（LDO）为数字逻辑和部分模拟电路供电。内置上电复位（POR）电路确保了上电时序要求。

SPC1175 支持如下两种低功耗模式：

- 停机模式
 - 主时钟以及所有外设的时钟均关闭，仅低频 128kHz 时钟处理唤醒请求。
 - 寄存器和 RAM 均维持其内容。
 - 可以超时自动唤醒或由 I/O 引脚唤醒（引脚和有效电平可配）。
 - 唤醒后软件可以从进入停机模式的位置继续执行。
- 睡眠模式
 - 关闭片内电源、时钟和所有外设，所有引脚处于输入高阻状态。
 - 可以配置为 GPIO35 或 GPIO37 的高电平或低电平唤醒。
 - 唤醒后启动过程与上电冷启动相同。

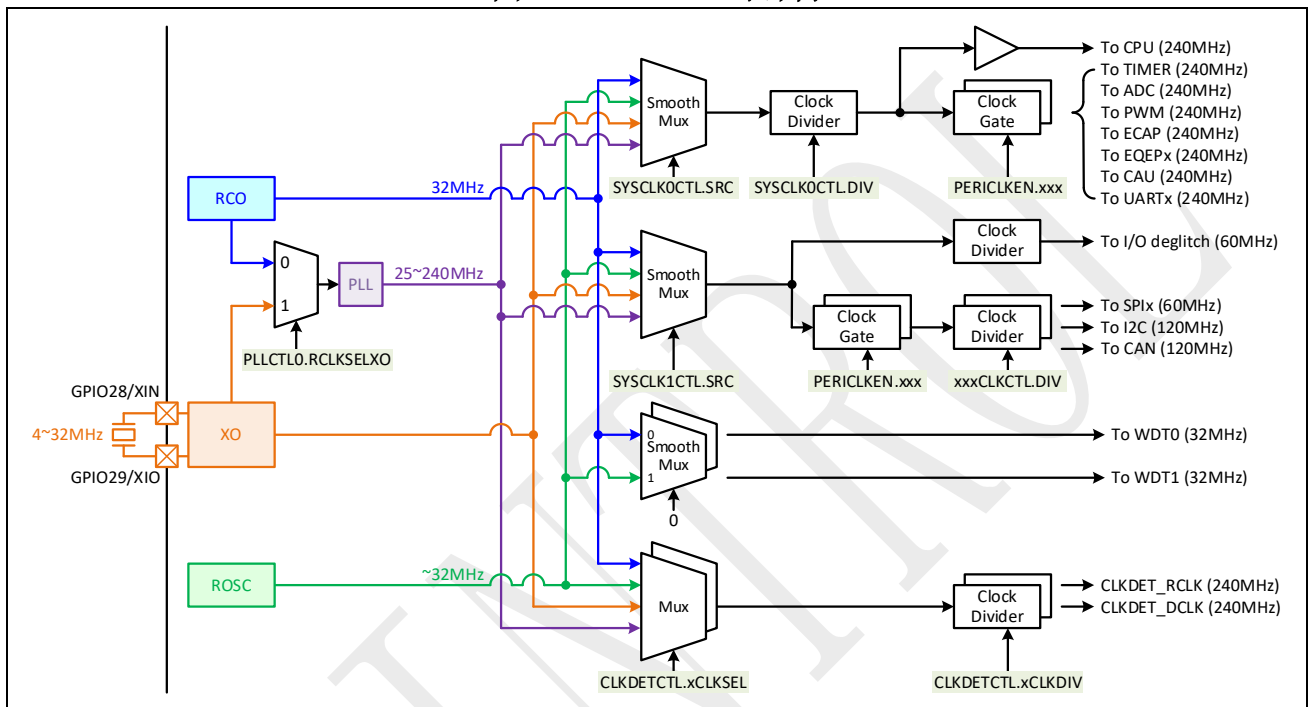
SPC1175 内置过压/欠压检测，用于监视 3.3V 和 1.2V 电源域。当电压高于预设的上限阈值时产生过压事件，当电压低于预设的下限阈值时产生欠压事件。用户可以配置将这些事件用于触发中断或者复位。

2.8 时钟

SPC1175 上电后，默认以出厂校准的 32MHz 内部振荡器作为时钟。用户可以通过软件切换为晶体振荡器时钟或者锁相环（PLL）时钟。内置的 PLL 可以选择晶体振荡器时钟或者 32MHz 内部振荡器作为输入参考，产生 25 ~ 240MHz 的时钟信号。

如图 2-1 所示，可以通过时钟源选择、使能控制和分频控制，实现灵活的时钟树。图中标注了各模块时钟的最高频率。

图 2-1：SPC1175 时钟树



2.9 启动模式

SPC1175 复位后，执行位于 ROM 上的引导程序，并支持如表 2-2 所示的两种启动模式。

- 当上电启动时检测到 GPIO38 为高，则进入 ISP 启动模式
 - 启动加载器通过 UART 对 FLASH 或者 RAM 进行重新编程。在这个过程中，GPIO34 被配置为 UART0_TXD 功能；GPIO35 被配置为 UART0_RXD 功能。
 - 为避免误进 ISP 模式，用户需确保上电时 GPIO38 引脚并未被外部一直拉高。
- 其余情况均进入正常启动模式，启动加载器跳转至 FLASH 起始地址开始执行。

表 2-2：启动模式

GPIO38	复位原因	启动模式
1	上电复位	ISP 模式： 通过 UART 对 FLASH 或者 RAM 重新烧录
1	ARM® CPU 系统复位请求	正常启动模式： 从 FLASH 存储器开始运行程序
1	电源过压/欠压	
1	锁相环失锁/时钟检测电路报错	
1	ROM/RAM/FLASH 存储器 ECC 错误	
1	看门狗定时器超时	
0	任何复位	

2.10 通用输入输出（GPIO）

SPC1175 提供多达 40 个多用途的通用输入输出引脚。每个引脚可以由软件配置为输入、输出或外设复用功能，其特性如下：

- 每个 IO 引脚含有可配置的内置上拉、下拉电阻和输入除颤滤波。
- 每个 IO 引脚可被配置为外部中断或事件触发源。触发方式可配置为有效电平或边沿。
- GPIO0 ~ GPIO33 为纯 3.3V I/O，支持不超过 3.35V 的防倒灌。
- GPIO34 ~ GPIO39 为输入耐压 5V 的 3.3V I/O，支持不超过 5.5V 的防倒灌，可以通过配置开漏模式以及片外到 5V 的上拉电阻，实现 5V 输出。

2.11 直接存储器访问控制器（DMAC）

SPC1175 包含 1 个 DMA 控制器，用来管理来自外设的存储器访问请求，其特性如下：

- 8 个独立配置的通道，每个通道支持 8 字节的 FIFO。
- 支持存储器之间、外设之间以及存储器与外设之间的传输。
- 源地址和目的地址可配置为递增、递减或者固定不变。
- 支持大小可配置的单区块传输，最大 4095 项。
- 16 个可选的硬件握手接口。

2.12 通用定时器（TIMER）

SPC1175 提供 6 个通用定时器，其特性如下：

- 模块时钟使能控制独立可配，最高时钟频率同 CPU。
- 32 位的自动重载递减计数器。
- 计数器减至零时，可以配置为产生中断、ADC 采样请求事件或者 PWM 同步事件。
- 支持 4 种工作模式
 - 通用定时模式：周期性递减计数。
 - 门控定时模式：由外部引脚电平使能计数。
 - 事件计数模式：对外部引脚边沿事件递减计数。
 - 事件捕获模式：记录周期性计时过程中外部引脚边沿事件发生时对应的时间戳。

2.13 看门狗定时器（WDT）

SPC1175 提供 2 个看门狗定时器，其特性如下：

- 模块时钟固定为 RCO 时钟，且 RCO 时钟无效时自动切换为 ROSC 时钟。
- 32 位的自动重载递减计数器。
- 计数器减至零时，可以产生中断。
- 计数器减至零并且中断标志已置位时，产生复位。
- 在调试模式下，看门狗计数器可以被冻结或者自由运行。
- 支持只能在指定窗口喂狗。

2.14 系统滴答定时器 (SysTick)

ARM® Cortex-M4F 内置 1 个系统滴答定时器，专门为操作系统使用，也可以作为标准的递减定时器使用，其特性如下：

- 24 位递减计数器，自动重载。
- 计数归零时产生可屏蔽的系统中断。

2.15 串行外设接口 (SPI)

SPC1175 提供 3 个 SPI 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 60MHz。
- 串行时钟最高 30MHz，即最高 30 Mbps 通信速率。
- 支持四线制全双工、四线制半双工、三线制半双工。
- 支持主机、从机、监控模式。
- 4 到 32 位可变长度传输帧格式选择。
- 数据流顺序可配置为高位优先或低位优先。
- 可编程时钟极性和相位。
- 收发各有 4 x 32 位的 FIFO，均支持 DMA 硬件握手。

2.16 通用异步收发器 (UART)

SPC1175 提供 3 个 UART 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU，通信最高波特率为时钟频率的 1/16。
- 5 ~ 8 个数据位。
- 偶校验、奇校验、固定 1、固定 0 或无校验位。
- 支持 1 个、1.5 个以及 2 个停止位生成。
- 自动波特率检测。
- 收发各有 8 个字节的 FIFO，均支持 DMA 硬件握手。

2.17 内部集成电路总线 (I2C)

SPC1175 提供 1 个 I2C 模块，兼容通用 I2C 协议，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 120MHz。
- 3 种速率：标准模式 (100kbps)、快速模式 (1Mbps)、高速模式 (3.4Mbps)。
- 主或从模式。
- 7 位或 10 位寻址模式，7 位或 10 位组合格式传输。
- 支持时钟拉伸。
- 支持发送异常中止的侦测。
- 收发各有 8 个字节的 FIFO，均支持 DMA 硬件握手。

2.18 控制器局域网总线（CAN）

SPC1175 提供 1 个 CAN 模块，其特性如下：

- 模块时钟使能和分频控制独立可配，最高频率 120MHz。
- 兼容 ISO-11898-1:2015 标准，相应的帧格式为经典 CAN 和 ISO-CANFD。
- 兼容 BOSCH CAN2.0B 标准和 BOSCH CANFD V1.0 标准（相应的帧格式为 NONISO-CANFD）。
- 支持 CAN 总线关闭恢复和发送失败时的自动重传。
- 支持限制模式、监视模式、测试模式。
- 支持收发共 8 个信箱（64 字节数据），均有独立 ID 过滤规则，可自定义用于发送或接收。
- 支持远程帧的自动响应。
- 支持 CAN 总线错误的记录。
- 支持 32 位时间戳。
- 需要外部 CAN 收发器将其连接到物理层（CAN 总线）。

注意： 用户需将 CAN 收发器的 RXD 信号连接到 SPC1175 的 GPIO37 引脚来实现唤醒功能。

2.19 模数转换器（ADC）

SPC1175 提供 1 个 14 位高速模数转换器，可用于电流采样等电机控制场景，其特性如下：

- 14 位分辨率。
- 3 个差分采样保持电路，支持最多 3 路同时采样，依次转换。
- 每个采样保持器最小 140 ns 转换时间，依次转换时 400ns 间隔时间。
- 差分模拟信号输入范围：-3.339V ~ 3.339V。
- 内置 1.2V 参考电压。
- 输入可来自于 32 个外部 IO 输入、温度传感器、内部电源和可编程增益放大器输出。
- 支持外部输入开路和短路检测。
- 数字逻辑的时钟使能控制独立可配，最高频率同 CPU 频率。
- 24 个转换控制通道，触发源、输入信号、采样时间、自动平均样本数、偏移和增益校准均可独立配置，转换完成后产生独立的转换结束（EOC）事件，一共可以存储 24 个转换结果。
 - 固定优先级为：通道 0 最高，通道 23 最低。
- 支持如下事件触发采样转换请求（REQ）信号
 - 软件触发。
 - EOC 事件触发。
 - 来自 PWM 的采样请求。
 - 来自 TIMER 的采样请求。
 - 外部引脚请求。
- 支持 DMA 硬件握手访问转换结果。

关于模数转换器的更多特性，请参考表 5-11。

2.20 温度传感器（T-Sensor）

SPC1175 提供 1 个温度传感器，其特性如下：

- 产生一个随温度线性变化的电压，内部连接到 ADC 输入端。
- 测量精度：每个 14 位 ADC（见[章节 2.19](#)）码值对应于 0.8684°C 。
- 测量范围： $-40 \sim 125^{\circ}\text{C}$
- 测量准确度： $\pm 10^{\circ}\text{C}$ 。

2.21 可编程增益放大器（PGA）

SPC1175 提供 4 个可编程增益放大器，其特性如下：

- 输入源独立可配：
 - 来自外部通过 32 个引脚（ANA0 ~ ANA31）的输入。
 - ◆ 支持负压输入，内部实现电平移位（此时增益减半）。
 - 来自内部温度传感器、内部数模转换器的输出。
- 可编程增益（ G_{PGA} ）：
 - 单端模式（ $\text{MODE} = 5, 6, 7$ ）：1、2、4、8、12、16、19.2、24
 - 差分传感模式（ $\text{MODE} = 3$ ）：1、2、4、8、12、16、19.2、24
 - ◆ 输出共模电压等于输入共模电压
 - 差分电机模式（ $\text{MODE} = 1, 2$ ）：2、4、8、16、24、32、38.4、48
 - ◆ 输出共模电压等于输入正端或负端电压
- 差分输入电压： $\pm 3.339\text{V} / G_{\text{PGA}}$ 。
- 建立时间：220ns 到 $2.2\mu\text{s}$ 。
- 输出可以直接连接到 14 位高速 ADC，也可以送到差分转单端缓冲器（D2SBUF）转换为单端信号。缓冲器的输出可以作为 ADC 输入或者送到 GPIO0。

关于可编程增益放大器的更多特性，请参考[表 5-12](#)。关于差分转单端缓冲器的更多特性，请参考[表 5-13](#)。

2.22 模拟比较器（COMP）

SPC1175 提供 6 个高速比较器，配合内部数模转换器（DAC）作为参考可用来检测可编程增益放大器的输入或输出电压是否超出范围，其特性如下：

- 轨到轨输入。
- 失调电压小于 3.5mV 。
- 250ns 典型响应时间。
- 可编程对称迟滞（用于相位比较）或非对称迟滞（用于过流检测）。
- 输出带数字滤波器，结果可触发 PWM 中断或封锁。
- 提供最终输出翻转后的计时信息，可用于翻转中断响应延时的补偿算法。
 - 可配置为翻高、翻低或只要翻转就触发开始计时。
- 可用于相位比较。其中，COMP0 ~ COMP3 支持内部生成三相中性点。

- 可用于上下边界（阈值可配）比较，实现过流检测。其结果可用于触发 PWM 封锁。
- 内置 2 个 10 位 DAC，用于产生上下边界比较的阈值，输出电压为： $V_{DD}/1024 \times \text{Code}$ 。
- 内置 1 个输出缓冲器，可从 DAC0、DAC1 及生成的三相中性点中选择一个输出到 GPIO4。

关于模拟比较器的更多特性，请参考表 5-14；关于数模转换器的更多特性，请参考表 5-15；关于输出缓冲器的更多特性，请参考表 5-16。

2.23 脉宽调制模块（PWM）

SPC1175 提供 12 个 PWM 模块（24 通道输出），可以独立生成复杂的波形而不需要 CPU 参与，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU。
- 专用的 16 位计时器，支持周期和频率控制。
- 每个 PWM 模块产生两路输出，支持单边沿操作、双边沿对称操作或双边沿非对称操作，且两路输出可完全独立调整波形。
- 所有事件均可触发 CPU 中断和 ADC 采样请求。
- 支持 PWM 之间输出波形可编程的相位控制，包括延后或提前。
- 支持独立的上升沿和下降沿延时控制，可以生成带死区的互补波形，也可以基于一路原始波形生成上升沿和下降沿经过独立延时后的相移波形。
- 支持逐周期或单次的封锁设置，触发封锁的事件包括：
 - 5 个独立可配的来自 GPIO 引脚的信号
 - 时钟错误
 - CPU 进入 lockup 或者 halted 状态
 - 经过数字比较和消隐之后的如下事件
 - ◆ 模拟比较器经过滤波之后输出的 PWM 封锁请求
 - ◆ 5 个独立可配的来自 GPIO 引脚的信号
- 封锁事件可以在 PWM 输出端强制保持高、低或高阻抗状态逻辑电平。
- 支持对不同 PWM 中相同名字的寄存器同时写入相同的值。

2.24 增强型捕获模块（ECAP）

SPC1175 提供 2 个 ECAP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU。
- 任意 GPIO 均可被配置为捕获引脚。
- 1 个 32 位定时计数，4 个 32 位时间标签捕获寄存器。
- 与外部事件同步的 4 级序列器：
 - 单轮捕获模式：在依次完成最多 4 次捕获后停止。
 - 持续捕获模式：在最多 4 个捕获事件之间持续轮流执行。
- 支持绝对时间戳捕获和相对时间戳捕获。

- 支持 3 种捕获引脚模式
 - 单引脚捕获：4 个捕获事件（捕获边沿独立可配）及对应的时间标签捕获寄存器均用于该引脚。
 - 双引脚捕获：每个引脚分配 2 个捕获事件（捕获边沿独立可配）及对应的时间标签捕获寄存器。
 - 四引脚捕获：每个引脚分配 1 个捕获事件及对应的时间标签捕获寄存器。
- 4 个捕获事件均可触发中断。
- 可被配置为辅助 PWM（APWM）模式，产生简单的 PWM 波形。

2.25 增强型正交编码器脉冲模块（EQEP）

SPC1175 提供 2 个 EQEP 模块，其特性如下：

- 模块时钟使能控制独立可配，最高频率同 CPU。
- 支持外部 A/B/Z/S 输入滤波和极性选择。
 - A 可从 GPIO0、GPIO2、GPIO4、……、GPIO38 引脚自由选择
 - B 可从 GPIO1、GPIO3、GPIO5、……、GPIO39 引脚自由选择
 - Z 可从 GPIO2、GPIO6、GPIO10、……、GPIO38 引脚自由选择
 - S 可从 GPIO3、GPIO7、GPIO11、……、GPIO39 引脚自由选择
- 支持 4 种 32 位解码计数：
 - 正交计数
 - 双向计数
 - 单向计数
 - 顺逆时针（CW/CCW）计数；
- 灵活的位置计数值加载、复位和锁存，以用于位置测量。
- 边沿捕获和定时锁存，以用于速度或频率的测量。
- 提供看门狗定时器，用于停转的检测。

2.26 循环冗余校验（CRC）

SPC1175 提供 1 个硬件 CRC 计算单元，用于验证数据传输或存储的完整性，其特性如下：

- 支持可编程的多项式，大小为 7、8、16、32 位。
- 可处理 8 位、16 位、32 位数据大小，每 8 位需要一个 CPU 时钟周期处理。
- 可配置初始值。
- 支持输入数据按 8 位、16 位或者 32 位可选位序逆转。
- 支持输出数据按 32 位可选位序逆转。
- 支持输入数据和输出数据取反。
- 支持总线连续输入数据。

2.27 控制加速单元（CAU）

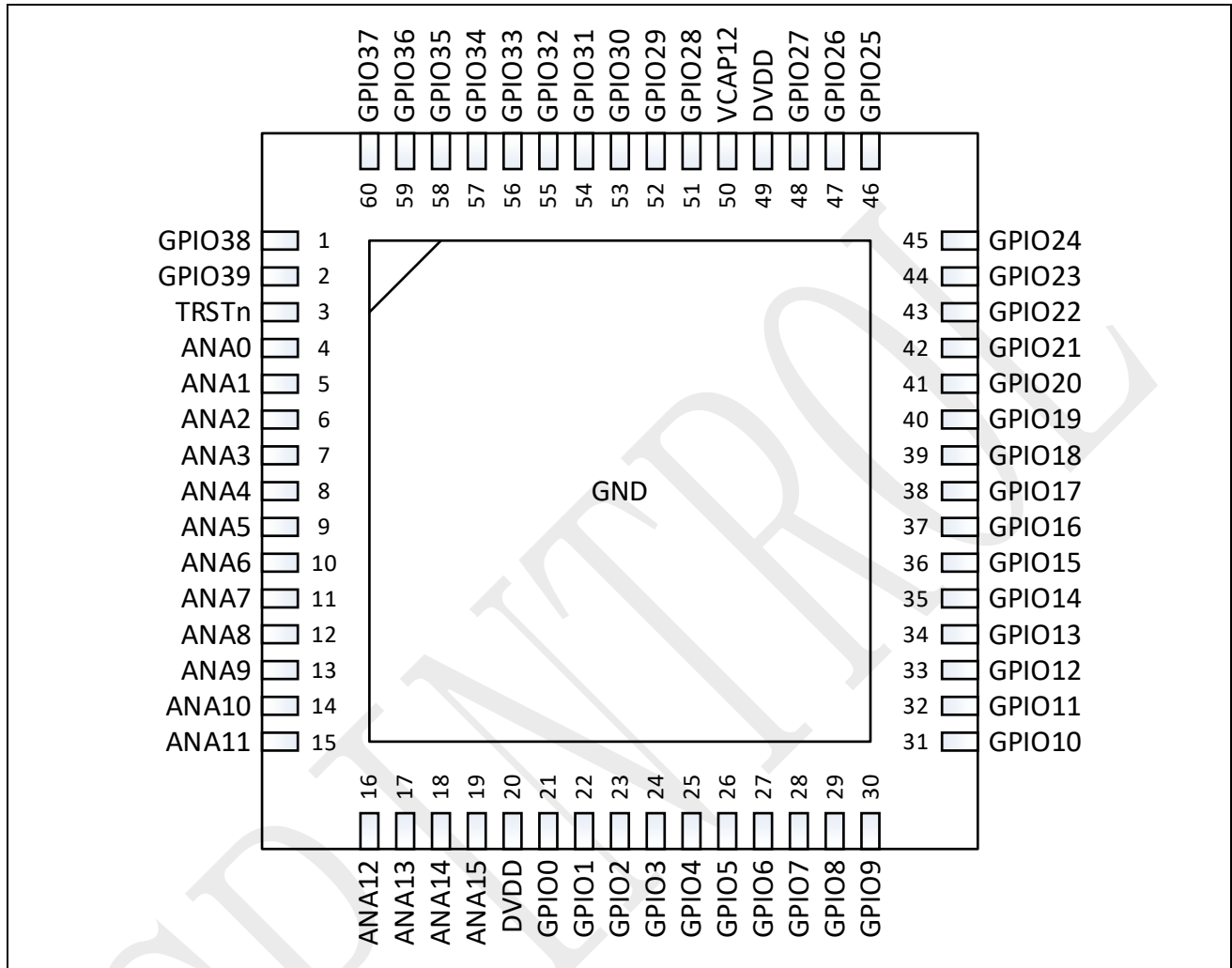
SPC1175 提供 1 个 CAU，用于加速运算并提供协处理能力，其特性如下：

- 时钟使能控制独立可配，最高频率同 CPU。
- 自定义指令集，支持总线访问以及硬件加速三角函数、开根号、除法等运算。
- 兼容 IEEE 754-2008 版本的单精度浮点加减法、乘法运算。
- 支持来自 PWM0、PWM3、PWM6、PWM9 或 TIMER0 ~ TIMER3 的最多 8 个中断来触发执行。
- 最大支持 1024 条指令。

3 引脚排列和通道说明

3.1 QFN60

图 3-1: SPC1175API60 引脚排列



- [1] 上图为封装俯视图;
- [2] 所有的 DVDD 引脚需要在 PCB 上连到一起;
- [3] 当 TRSTn 引脚为高时, GPIO36 ~ GPIO37 引脚功能如表 2-1 所示。

表 3-1: SPC1175API60 引脚定义

引脚	类型	信号	子类型 ⁽¹⁾	描述
1 ^[2]	3.3V I/O 输入耐压 5V	GPIO38	I/O	通用输入/输出 38
		SPI2_MISO	I/O	SPI2 主机输入/从机输出
		UART2_TXD	I/O	UART2 发送数据
		CAN_TXD	I/O	CAN 发送数据
		PWM0A	O	PWM0 输出 A
		SWO	O	调试口追踪数据输出
2	3.3V I/O 输入耐压 5V	GPIO39	I/O	通用输入/输出 39
		SPI2_MOSI	I/O	SPI2 主机输出/从机输入
		UART2_RXD	I/O	UART2 接收数据
		CAN_RXD	I/O	CAN 接收数据
		PWM0B	O	PWM0 输出 B
		PWM1A	O	PWM1 输出 A
3	3.3V I/O 输入耐压 5V	TRSTn	I	低电平时复位 CPU 调试逻辑，高电平时按照表 2-1 配置 GPIO36 ~ GPIO37 引脚功能。 内部下拉到 DVSS。
4	纯模拟 I/O	ANA0	AI	模拟输入通道 0
5	纯模拟 I/O	ANA1	AI	模拟输入通道 1
6	纯模拟 I/O	ANA2	AI	模拟输入通道 2
7	纯模拟 I/O	ANA3	AI	模拟输入通道 3
8	纯模拟 I/O	ANA4	AI	模拟输入通道 4
9	纯模拟 I/O	ANA5	AI	模拟输入通道 5
10	纯模拟 I/O	ANA6	AI	模拟输入通道 6
11	纯模拟 I/O	ANA7	AI	模拟输入通道 7
12	纯模拟 I/O	ANA8	AI	模拟输入通道 8
13	纯模拟 I/O	ANA9	AI	模拟输入通道 9
14	纯模拟 I/O	ANA10	AI	模拟输入通道 10
15	纯模拟 I/O	ANA11	AI	模拟输入通道 11
16	纯模拟 I/O	ANA12	AI	模拟输入通道 12
17	纯模拟 I/O	ANA13	AI	模拟输入通道 13
18	纯模拟 I/O	ANA14	AI	模拟输入通道 14
19	纯模拟 I/O	ANA15	AI	模拟输入通道 15
20	3.3V 电源	DVDD	P	数字电源 放置 4.7μF 和 0.1μF 电容到 DVSS
21	3.3V I/O	GPIO0	I/O	通用输入/输出 0
		UART0_TXD	O	UART0 发送数据
		UART1_TXD	O	UART1 发送数据
		ANA16	AI	模拟输入通道 16
22	3.3V I/O	GPIO1	I/O	通用输入/输出 1
		UART0_RXD	I	UART0 接收数据
		UART1_RXD	I	UART1 接收数据
		ANA17	AI	模拟输入通道 17

引脚	类型	信号	子类型 ⁽¹⁾	描述
23	3.3V I/O	GPIO2	I/O	通用输入/输出 2
		SPI2_SFRM	I/O	SPI2 片选输入/输出
		UART2_TXD	O	UART2 发送数据
		ANA18	AI	模拟输入通道 18
24	3.3V I/O	GPIO3	I/O	通用输入/输出 3
		SPI2_SCLK	I/O	SPI2 时钟输入/输出
		UART2_RXD	I	UART2 接收数据
		ANA19	AI	模拟输入通道 19
25	3.3V I/O	GPIO4	I/O	通用输入/输出 4
		SPI2_MOSI	I/O	SPI2 数据主机输出/从机输入
		CAN_TXD	O	CAN 发送数据
		ANA20	AI	模拟输入通道 20
		DTEST_MON0	O	数字测试输出监测 0
26	3.3V I/O	GPIO5	I/O	通用输入/输出 5
		SPI2_MISO	I/O	SPI2 数据主机输入/从机输出
		CAN_RXD	I	CAN 接收数据
		ANA21	AI	模拟输入通道 21
		DTEST_MON1	O	数字测试输出监测 1
27	3.3V I/O	GPIO6	I/O	通用输入/输出 6
		SPI1_MISO	I/O	SPI1 数据主机输入/从机输出
		I2C_SDA	I/O	I2C 数据输入/输出
		ANA22	AI	模拟输入通道 22
		DTEST_MON2	O	数字测试输出监测 2
28	3.3V I/O	GPIO7	I/O	通用输入/输出 7
		SPI1_MOSI	I/O	SPI1 数据主机输出/从机输入
		I2C_SCL	I/O	I2C 时钟输入/输出
		ANA23	AI	模拟输入通道 23
		DTEST_MON3	O	数字测试输出监测 3
29	3.3V I/O	GPIO8	I/O	通用输入/输出 8
		SPI1_SCLK	I/O	SPI1 时钟输入/输出
		UART1_TXD	O	UART1 发送数据
		ANA24	AI	模拟输入通道 24
		DTEST_MON4	O	数字测试输出监测 4
30	3.3V I/O	GPIO9	I/O	通用输入/输出 9
		SPI1_SFRM	I/O	SPI1 片选输入/输出
		UART1_RXD	I	UART1 接收数据
		ANA25	AI	模拟输入通道 25
		DTEST_MON5	O	数字测试输出监测 5
31	3.3V I/O	GPIO10	I/O	通用输入/输出 10
		PWM0A	O	PWM0 输出 A
		ANA26	AI	模拟输入通道 26

引脚	类型	信号	子类型 ⁽¹⁾	描述
32	3.3V I/O	GPIO11	I/O	通用输入/输出 11
		PWM0B	O	PWM0 输出 B
		PWM1A	O	PWM1 输出 A
		ANA27	AI	模拟输入通道 27
33	3.3V I/O	GPIO12	I/O	通用输入/输出 12
		PWM1A	O	PWM1 输出 A
		PWM2A	O	PWM2 输出 A
		ANA28	AI	模拟输入通道 28
34	3.3V I/O	GPIO13	I/O	通用输入/输出 13
		PWM1B	O	PWM1 输出 B
		PWM0B	O	PWM0 输出 B
		ANA29	AI	模拟输入通道 29
35	3.3V I/O	GPIO14	I/O	通用输入/输出 14
		PWM2A	O	PWM2 输出 A
		PWM1B	O	PWM1 输出 B
		ANA30	AI	模拟输入通道 30
36	3.3V I/O	GPIO15	I/O	通用输入/输出 15
		PWM2B	O	PWM2 输出 B
		ANA31	AI	模拟输入通道 31
37	3.3V I/O	GPIO16	I/O	通用输入/输出 16
		PWM3A	O	PWM3 输出 A
38	3.3V I/O	GPIO17	I/O	通用输入/输出 17
		PWM3B	O	PWM3 输出 B
		PWM4A	O	PWM4 输出 A
39	3.3V I/O	GPIO18	I/O	通用输入/输出 18
		PWM4A	O	PWM4 输出 A
		PWM5A	O	PWM5 输出 A
40	3.3V I/O	GPIO19	I/O	通用输入/输出 19
		PWM4B	O	PWM4 输出 B
		PWM3B	O	PWM3 输出 B
41	3.3V I/O	GPIO20	I/O	通用输入/输出 20
		PWM5A	O	PWM5 输出 A
		PWM4B	O	PWM4 输出 B
42	3.3V I/O	GPIO21	I/O	通用输入/输出 21
		PWM5B	O	PWM5 输出 B
43	3.3V I/O	GPIO22	I/O	通用输入/输出 22
		PWM6A	O	PWM6 输出 A
		UART2_TXD	O	UART2 发送数据
44	3.3V I/O	GPIO23	I/O	通用输入/输出 23
		PWM6B	O	PWM6 输出 B
		PWM7A	O	PWM7 输出 A
		UART2_RXD	I	UART2 接收数据

引脚	类型	信号	子类型 ⁽¹⁾	描述
45	3.3V I/O	GPIO24	I/O	通用输入/输出 24
		PWM7A	O	PWM7 输出 A
		PWM8A	O	PWM8 输出 A
		SPI2_MISO	I/O	SPI2 主机输入/从机输出
46	3.3V I/O	GPIO25	I/O	通用输入/输出 25
		PWM7B	O	PWM7 输出 B
		PWM6B	O	PWM6 输出 B
		SPI2_MOSI	I/O	SPI2 主机输出/从机输入
47	3.3V I/O	GPIO26	I/O	通用输入/输出 26
		PWM8A	O	PWM8 输出 A
		PWM7B	O	PWM7 输出 B
		SPI2_SCLK	I/O	SPI2 时钟输入/输出
48	3.3V I/O	GPIO27	I/O	通用输入/输出 27
		PWM8B	O	PWM8 输出 B
		SPI2_SFRM	I/O	SPI2 片选输入/输出
49	3.3V 电源	DVDD	P	数字电源, 放置 4.7μF 和 0.1μF 电容到 DVSS
50	1.2V 电源	VCAP12	P	1.2V 电源, 放置 2.2μF 和 0.1μF 电容到 DVSS
51	3.3V I/O	GPIO28	I/O	通用输入/输出 28
		PWM9A	O	PWM9 输出 A
		XIN	AI	外部晶振输入
		I2C_SDA	I/O	I2C 数据输入/输出
52	3.3V I/O	GPIO29	I/O	通用输入/输出 29
		PWM9B	O	PWM9 输出 B
		PWM10A	O	PWM10 输出 A
		I2C_SCL	I/O	I2C 时钟输入/输出
		XIO	AI/AO	外部晶振输入/输出
53	3.3V I/O	GPIO30	I/O	通用输入/输出 30
		PWM10A	O	PWM10 输出 A
		PWM11A	O	PWM11 输出 A
		SPI0_MISO	I/O	SPI0 数据主机输入/从机输出
54	3.3V I/O	GPIO31	I/O	通用输入/输出 31
		PWM10B	O	PWM10 输出 B
		PWM9B	O	PWM9 输出 B
		SPI0_MOSI	I/O	SPI0 数据主机输出/从机输入
55	3.3V I/O	GPIO32	I/O	通用输入/输出 32
		PWM11A	O	PWM11 输出 A
		PWM10B	O	PWM10 输出 B
		SPI0_SCLK	I/O	SPI0 时钟输入/输出
56	3.3V I/O	GPIO33	I/O	通用输入/输出 33
		PWM11B	O	PWM11 输出 B
		SPI0_SFRM	I/O	SPI0 片选输入/输出

引脚	类型	信号	子类型 ^[1]	描述
57	3.3V I/O 输入耐压 5V	GPIO34	I/O	通用输入/输出 34
		SPI1_MISO	I/O	SPI1 数据主机输入/从机输出
		UART0_TXD	O	UART0 发送数据
		I2C_SDA	I/O	I2C 数据输入/输出
		PWM9A	O	PWM9 输出 A
58	3.3V I/O 输入耐压 5V	GPIO35	I/O	通用输入/输出 35
		SPI1_MOSI	I/O	SPI1 数据主机输出/从机输入
		UART0_RXD	I	UART0 接收数据
		I2C_SCL	I/O	I2C 时钟输入/输出
		PWM9B	O	PWM9 输出 B
59	3.3V I/O 输入耐压 5V	GPIO36	I/O	通用输入/输出 36
		SPI1_SCLK	I/O	SPI1 时钟输入/输出
		UART1_TXD	O	UART1 发送数据
		CAN_TXD	O	CAN 发送数据
		DTEST_MON6	O	数字测试输出监测 6
		TRSTn 引脚为高时，该引脚用作调试接口的 SWD 信号		
60	3.3V I/O 输入耐压 5V	GPIO37	I/O	通用输入/输出 37
		SPI1_SFRM	I/O	SPI1 片选输入/输出
		UART1_RXD	I	UART1 接收数据
		CAN_RXD	I	CAN 接收数据
		DTEST_MON7	O	数字测试输出监测 7
		TRSTn 引脚为高时，该引脚用作调试接口的 SWCK 信号		

[1] I = 数字输入，O = 数字输出，AI = 模拟输入，AO = 模拟输出，P = 电源，G = 地。

[2] 为了避免误进 ISP 模式，请确保上电时 GPIO38 引脚并未被外部一直拉高。

3.2 GPIO 引脚复位后的功能和状态

表 3-2: GPIO 引脚复位后的功能和状态

引脚名称	默认功能	默认状态	引脚名称	默认功能	默认状态
GPIO0	ANA16	浮空	GPIO1	ANA17	浮空
GPIO2	ANA18	浮空	GPIO3	ANA19	浮空
GPIO4	ANA20	浮空	GPIO5	ANA21	浮空
GPIO6	ANA22	浮空	GPIO7	ANA23	浮空
GPIO8	ANA24	浮空	GPIO9	ANA25	浮空
GPIO10	ANA26	浮空	GPIO11	ANA27	浮空
GPIO12	ANA28	浮空	GPIO13	ANA29	浮空
GPIO14	ANA30	浮空	GPIO15	ANA31	浮空
GPIO16	GPIO16	浮空	GPIO17	GPIO17	浮空
GPIO18	GPIO18	浮空	GPIO19	GPIO19	浮空
GPIO20	GPIO20	浮空	GPIO21	GPIO21	浮空
GPIO22	GPIO22	浮空	GPIO23	GPIO23	浮空
GPIO24	GPIO24	浮空	GPIO25	GPIO25	浮空
GPIO26	GPIO26	浮空	GPIO27	GPIO27	浮空
GPIO28	GPIO28	浮空	GPIO29	GPIO29	浮空
GPIO30	GPIO30	浮空	GPIO31	GPIO31	浮空
GPIO34	GPIO34	浮空	GPIO35	GPIO35	浮空
GPIO36	GPIO36	下拉	GPIO37	GPIO37	下拉
GPIO38	GPIO38	下拉	GPIO39	GPIO39	下拉

3.3 ADC 输入通道选择

表 3-3: ADC 输入通道选择

选项	SH0		SH1		SH2	
	SHINSELP	SHINSELN	SHINSELP	SHINSELN	SHINSELP	SHINSELN
0	DVSS	DVSS	DVSS	DVSS	DVSS	DVSS
1	PGA0_OUTP	PGA0_OUTN	PGA1_OUTP	PGA1_OUTN	PGA2_OUTP	PGA2_OUTN
2	PGA3_OUTP	PGA3_OUTN	ANA0	ANA1	TSensor_P	TSensor_N
3	ANA2	ANA3	ANA4	ANA5	ANA6	ANA7
4	ANA8	ANA9	ANA10	ANA11	ANA12	ANA13
5	ANA14	ANA15	ANA16	ANA17	ANA18	ANA19
6	ANA20	ANA21	ANA22	ANA23	ANA24	ANA25
7	ANA26	ANA27	ANA28	ANA29	ANA30	ANA31
8	DACBUF	ANA19	ATEST	D2SBUF	DVDD	ANA11

3.4 PGA 输入通道选择

表 3-4: PGA 输入通道选择

选项	PGA0		PGA1		PGA2		PGA3	
	INSELP	INSELN	INSELP	INSELN	INSELP	INSELN	INSELP	INSELN
0	ANA0	ANA3	ANA1	ANA3	ANA2	ANA3	ANA16	ANA17
1	ANA6	ANA7	ANA5	ANA7	ANA4	ANA7	ANA18	ANA19
2	ANA8	ANA11	ANA9	ANA11	ANA10	ANA11	ANA20	ANA21
3	ANA14	ANA15	ANA13	ANA15	ANA12	ANA15	ANA22	ANA23
4	ANA24	ANA25	ANA26	ANA27	ANA28	ANA29	ANA30	ANA31
5	TSENSOR_P	TSENSOR_N	ANA4	ANA5	ANA20	ANA21	ANA0	ANA1
6	ANA25	ANA24	ANA12	ANA13	ANA18	ANA19	ANA8	ANA9
7	DAC0	DAC0	DAC0	DAC0	DAC1	DAC1	DAC1	DAC1

3.5 比较器输入通道选择

表 3-5: 比较器 COMP0 输入通道选择

INSEL	正端信号	REFSEL	负端信号
0	ANA8	0	ANA11
1	ANA9	1	ANANP0 (ANA8 ~ 10 中性点)
2	ANA10	2	ANA26
3	ANA29	3	DAC0
4	PGA0_OUTP	—	—
5	PGA0_OUTN	—	—

表 3-6: 比较器 COMP1 输入通道选择

INSEL	正端信号	REFSEL	负端信号
0	ANA13	0	ANA12
1	ANA14	1	ANANP1 (ANA13 ~ ANA15 中性点)
2	ANA15	2	ANA26
3	ANA28	3	PGA0_OUTP
4	DAC1	4	PGA0_OUTN

表 3-7: 比较器 COMP2 输入通道选择

INSEL	正端信号	REFSEL	负端信号
0	ANA16	0	ANA19
1	ANA17	1	ANANP2 (ANA16 ~ ANA18 中性点)
2	ANA18	2	ANA26
3	ANA27	3	DAC0
4	PGA1_OUTP	—	—
5	PGA1_OUTN	—	—

表 3-8: 比较器 COMP3 输入通道选择

INSEL	正端信号	REFSEL	负端信号
0	ANA21	0	ANA20
1	ANA22	1	ANANP3 (ANA21 ~ 23 中性点)
2	ANA23	2	PGA1_OUTP
3	DAC1	3	PGA1_OUTN

表 3-9: 比较器 COMP4 输入通道选择

INSEL	正端信号	REFSEL	负端信号
0	PGA2_OUTP	—	DAC0
1	PGA2_OUTN		
2	D2SBUF		

表 3-10: 比较器 COMP5 输入通道选择

INSEL	正端信号	REFSEL	负端信号
—	DAC1	0	PGA2_OUTP
		1	PGA2_OUTN
		2	D2SBUF

3.6 数字测试输出监测通道选择

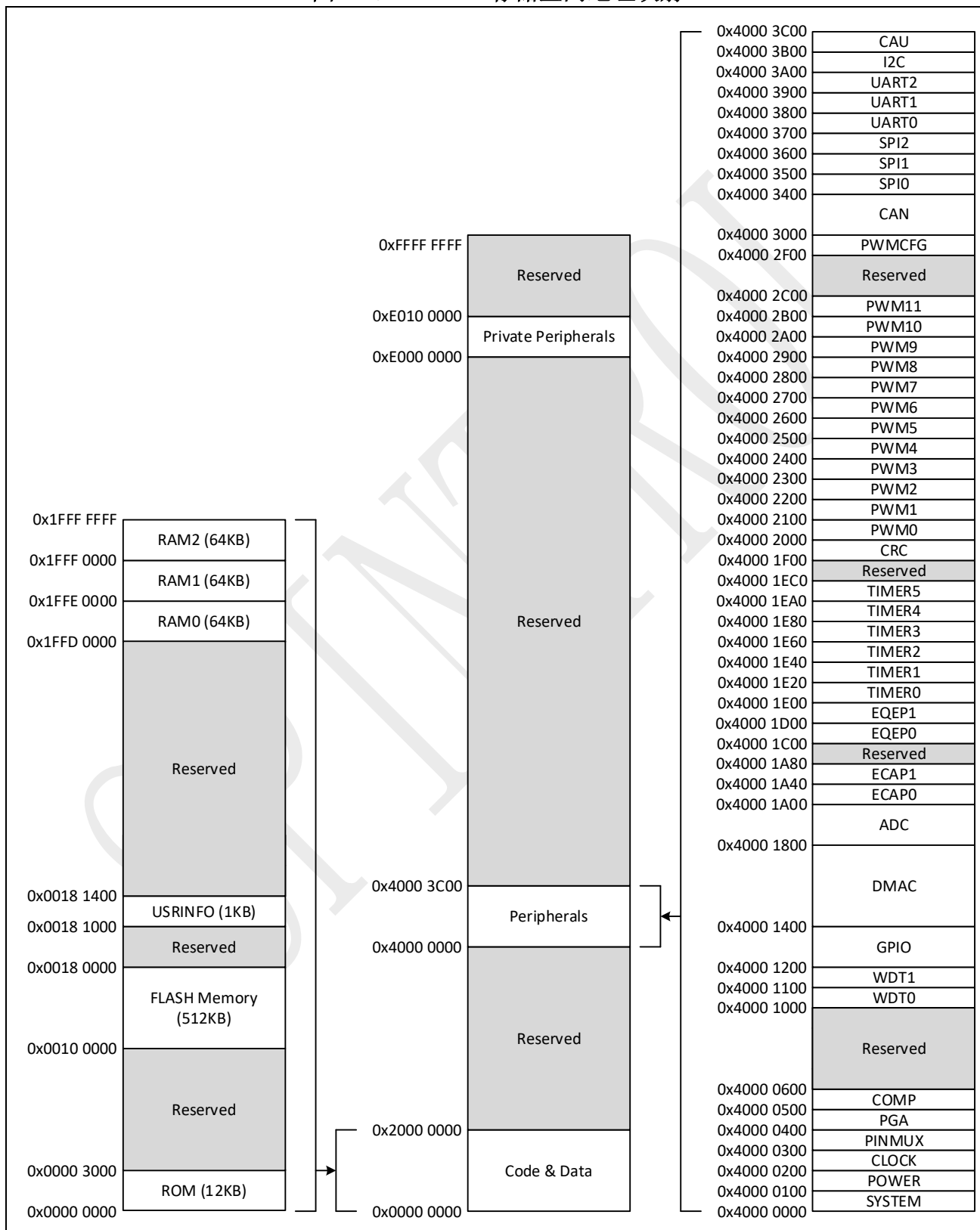
表 3-11: DTEST_MONx 信号源

DTESTCTL.SRCx	DTEST_MON0	DTEST_MON1	DTEST_MON2	DTEST_MON3
0	TIMER0_SYNCO ^[1]	TIMER1_SYNCO ^[1]	TIMER2_SYNCO ^[1]	TIMER3_SYNCO ^[1]
1	CLKDET_DCLK	PWM_SYNCO	TIMER4_SYNCO ^[1]	TIMER5_SYNCO ^[1]
2	COMP0_ORIGINAL	COMP0_STATUS	COMP0L_FLAG	COMP0H_FLAG
3	COMP1_ORIGINAL	COMP1_STATUS	COMP1L_FLAG	COMP1H_FLAG
4	COMP2_ORIGINAL	COMP2_STATUS	COMP2L_FLAG	COMP2H_FLAG
5	COMP3_ORIGINAL	COMP3_STATUS	COMP3L_FLAG	COMP3H_FLAG
6	COMP4_ORIGINAL	COMP4_STATUS	COMP4L_FLAG	COMP4H_FLAG
7	COMP5_ORIGINAL	COMP5_STATUS	COMP5L_FLAG	COMP5H_FLAG
DTESTCTL.SRCx	DTEST_MON4	DTEST_MON5	DTEST_MON6	DTEST_MON7
0	TIMER0_SYNCO ^[1]	TIMER1_SYNCO ^[1]	TIMER2_SYNCO ^[1]	TIMER3_SYNCO ^[1]
1	EQEP0_SYNCO	EQEP1_SYNCO	TIMER4_SYNCO ^[1]	TIMER5_SYNCO ^[1]
2	ECAP0_SYNCO ^[1]	ECAP1_SYNCO ^[1]	ECAP0_APWMO	ECAP1_APWMO
3	PWM_REQA	PWM_REQB	PWM_REQC	PWM_SYNCO

[1] 脉冲宽度为 1 个对应的模块时钟周期，未做拓展，仅用于低频时钟下的功能调试确认。

SPC1175 的存储空间地址映射如图 4-1 所示。

图 4-1: SPC1175 存储空间地址映射



5 电气特性

5.1 绝对最大额定值

表 5-1: 绝对最大额定值

符号	参数	最小	最大	单位
V_{DVDD}	数字供电电压, 以 V_{DVSS} 为基准	-0.3	4.6	V
V_{IN}	输入电压 ($V_{DVDD} = 3.3V$)	-0.3	4.6 ^[4]	V
$V_{IN(5T)}$	5V 耐压引脚的输入电压 ($V_{DVDD} = 3.3V$)	-0.3	5.5 ^[4]	V
$V_{IN(ANA)}$	纯模拟引脚的输入电压	-0.7	4.6	V
V_O	输出电压	-0.3	4.6	V
I_{IC}	输入钳位电流	-20	20	mA
I_{OC}	输出钳位电流	-20	20	mA
T_J	结温 ^[3]	-40	+125	°C
T_A	环境温度 ^[3]	-40	+105	°C
T_{stg}	存储温度 ^[3]	-65	+150	°C

[1] 超出绝对最大额定值范围的工作条件可能对器件造成永久性损坏。这些数值只是最大额定值, 并不意味着器件在这些条件下功能正常。

[2] 若无另行说明, 所有电压都是 V_{DVSS} 为基准。

[3] 长期的高温存储或在最大温度条件下的使用可能会减小器件的寿命。

[4] 当 $V_{DVDD} = 0V$, 3.3V GPIO 上允许的最大防倒灌 (芯片不会误动作) 电压为 3.35V, 输入 5V 耐压的 GPIO 上允许的最大防倒灌电压为 5.5V。

5.2 推荐工作条件

表 5-2: 推荐工作条件

符号	参数	条件	最小	正常	最大	单位
V_{DVDD}	数字供电电压	—	2.97	3.3	3.63	V
V_{DVSS}	数字地	—	—	0	—	V
V_{IH}	高电平输入电压	$V_{DVDD} = 3.3V$	2.0	—	$V_{DVDD} + 0.3$	V
$V_{IH(5T)}$	5V 耐压引脚的高电平输入电压	$V_{DVDD} = 3.3V$	2.0	—	5	V
V_{IL}	低电平输入电压	$V_{DVDD} = 3.3V$	$V_{DVSS} - 0.3$	—	0.8	V
T_J	结温	—	-40	—	+125	°C
T_A	环境温度	—	-40	—	+105	°C

5.3 I/O 电气特性

表 5-3: I/O 电气特性

符号	参数	条件	最小	正常	最大	单位
V_{OH}	高电平输出电压	$I_{OH} = I_{OH(MAX)}$	$V_{DVDD} - 0.5$	—	—	V
V_{OL}	低电平输出电压	$I_{OL} = I_{OL(MAX)}$	—	0	0.4	V
V_{IH}	高电平输入电压	$V_{DVDD} = 3.3V$	2.0	—	$V_{DVDD} + 0.3$	V
$V_{IH(5T)}$	5V 耐压引脚的高电平输入电压	$V_{DVDD} = 3.3V$	2.0	—	5	V
V_{IL}	低电平输入电压	$V_{DVDD} = 3.3V$	$V_{DVSS} - 0.3$	—	0.8	V
I_{OH}	当 $V_{OH} = V_{OH(MIN)}$, 高电平输出源电流	STRENGTH = 0 STRENGTH = 1 STRENGTH = 2 STRENGTH = 3	—	—	4.5 9.0 13.5 18.0	mA
I_{OL}	当 $V_{OL} = V_{OL(MAX)}$, 低电平输出灌电流	STRENGTH = 0 STRENGTH = 1 STRENGTH = 2 STRENGTH = 3	—	—	4.5 9.0 13.5 18.0	mA
I_{IL}	低电平输入电流 (禁用上下拉电阻)	$V_{DVDD} = 3.3V$ $V_{IN} = 0V$	—	—	10	μA
I_{IH}	高电平输入电流 (禁用上下拉电阻)	$V_{DVDD} = 3.3V$ $V_{IN} = 3.3V$	—	—	10	μA
R_{PU}	输入上拉电阻	$V_{IN} = 0V$	—	42	—	k Ω
R_{PD}	输入下拉电阻	$V_{IN} = V_{DVDD}$	—	44	—	k Ω

5.4 电源功耗

表 5-4: 电流消耗 ($V_{DVDD}=3.3V$) ^[1]

模式	电流					单位
	$T_J = -40^{\circ}C$	$T_J = 25^{\circ}C$	$T_J = 85^{\circ}C$	$T_J = 105^{\circ}C$	$T_J = 125^{\circ}C$	
32MHz 工作 时钟源为 RCO	51	51	56	61	71	mA
32MHz 工作 时钟源为 XO	53	53	58	64	74	mA
240MHz 工作 时钟源为 RCO	108	108	112	117	126	mA
240MHz 工作 时钟源为 XO	110	110	114	120	129	mA
停机模式	1	2	8	13	21	mA
睡眠模式	10	11	13	14	17	μA

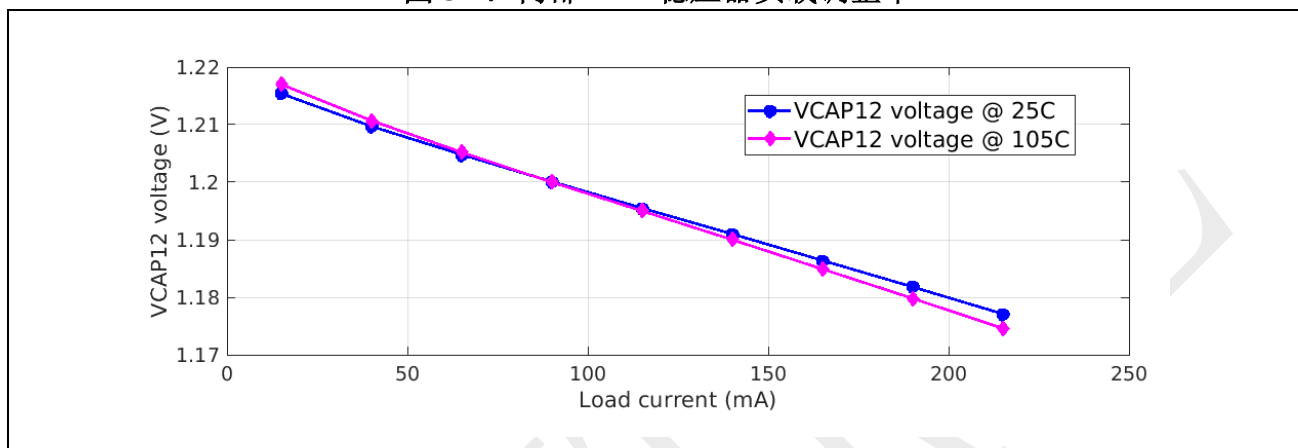
[1] 为最大工况的典型值。

5.5 内部 1.2V 稳压器特性

表 5-5: 内部 1.2V 稳压器特性

符号	参数	条件	最小	典型	最大	单位
V_{DVDD}	供电电压	—	2.97	3.3	3.63	V
V_{VCAP12}	输出电压	负载电流 50mA	1.19	1.21	1.23	V
ΔV_{VCAP12}	负载调整率	$V_{VCAP12}@50mA - V_{VCAP12}@200mA$	—	—	45	mV
C_{byp}	去耦电容	—	—	2.2	—	μF

图 5-1: 内部 1.2V 稳压器负载调整率



5.6 过压欠压检测器 (BOD) 特性

表 5-6: BOD 特性

符号	参数	条件 ^[1]	最小	典型	最大	单位
$V_{th1}(VDD33OV)$	3.3V 电源过压触发阈值	档位 = 3	—	3.66	—	V
$V_{th0}(VDD33OV)$	3.3V 电源过压撤销阈值	档位 = 2	—	3.53	—	V
$V_{th1}(VDD33UV)$	3.3V 电源欠压触发阈值	档位 = 5	—	2.94	—	V
$V_{th0}(VDD33UV)$	3.3V 电源欠压撤销阈值	档位 = 6	—	3.03	—	V
$V_{th1}(VDD12OV)$	1.2V 电源过压触发阈值	档位 = 2	—	1.36	—	V
$V_{th0}(VDD12OV)$	1.2V 电源过压撤销阈值	档位 = 1	—	1.33	—	V
$V_{th1}(VDD12UV)$	1.2V 电源欠压触发阈值	档位 = 5	—	1.07	—	V
		档位 = 6	—	1.10	—	V
$V_{th0}(VDD12UV)$	1.2V 电源欠压撤销阈值	档位 = 6	—	1.10	—	V
		档位 = 7	—	1.14	—	V

[1] 非默认档位。

5.7 内部振荡器 (RCO) 特性

表 5-7: RCO 特性

符号	参数	条件	最小	典型	最大	单位
f_{RCO}	RCO 频率	$T_J = 25^\circ C$	—	32	—	MHz
$E_{RCO}^{[1]}$	RCO 频率误差(相比 32MHz)	$T_J = -40^\circ C \sim 125^\circ C$	-1.2	—	1.2	%
		$T_J = -40^\circ C \sim 105^\circ C$	-1	—	1	%
$t_{settle}^{[1]}$	RCO 时钟建立时间	建立到 < 1%误差	—	4.3	—	μs

[1] 量产时不做测试, 由设计保证。

5.8 锁相环时钟（PLL）特性

表 5-8: PLL 特性

符号	参数	条件	最小	典型	最大	单位
f_{VCO}	VCO 频率	—	400	—	600	MHz
f_{PFD}	鉴频鉴相器输入频率	—	4	—	8	MHz
t_{settle}	建立时间	—	—	—	15	μs

5.9 晶振时钟（XO）特性

表 5-9: 晶振时钟特性

符号	参数	条件	最小	典型	最大	单位
f_{XO}	外部晶体频率	—	4	—	32	MHz

5.10 FLASH 特性

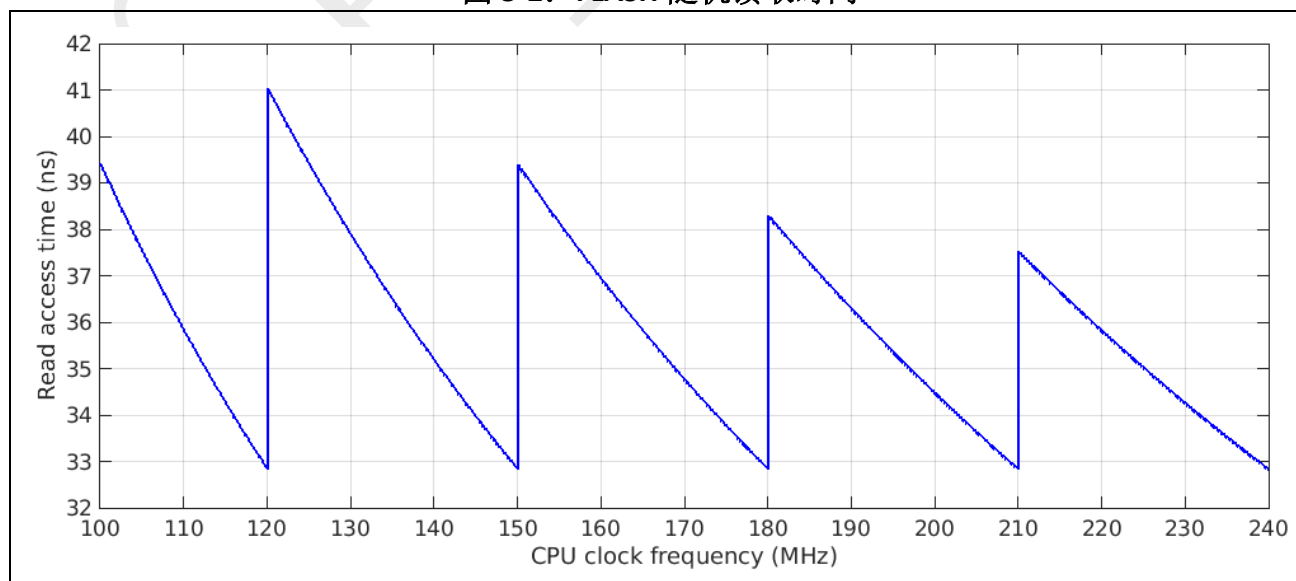
表 5-10: FLASH 特性

符号	参数	条件	最小	典型	最大	单位
t_{RR}	随机读取时间	100 ~ 240MHz	32.83	—	41.04	ns
t_{SR}	顺序读取平均时间	100 ~ 240MHz	—	$t_{RR}/4$	—	μs
t_{CE}	全片擦除时间	25 ~ 240MHz	9.19	—	9.25	ms
t_{SE}	扇区擦除时间	25 ~ 240MHz	0.99 ^[1]	—	3.98 ^[2]	ms
t_{SP}	单数据（16 字节）写入时间	100 ~ 240MHz	55.0	—	57.7	μs
t_{PP}	页（512 字节）写入时间	100 ~ 240MHz	499	—	542	μs
$N_{P/E}$	可擦写次数	$T_J = 110^{\circ}C$	100k	—	—	cycle
t_{DR}	数据保存期限	$T_J = 85^{\circ}C$	20	—	—	year

[1] 擦除 1 次即成功（回读值为全 1）。

[2] 累积擦除 4 次才成功（回读值为全 1）。

图 5-2: FLASH 随机读取时间



5.11 14 位模数转换器（ADC）特性

表 5-11：模数转换器特性

符号	参数	条件	最小	典型	最大	单位
N_R	分辨率	单调且无失码	—	14	—	bit
t_{sample}	采样时间	—	—	140	—	ns
t_{convert}	转换时间（每个采保）	—	140	—	—	ns
t_{interval}	转换间隔时间	同时采样	400	—	—	ns
V_{in}	输入电压范围	—	0	—	V_{DVDD}	V
V_{ref}	参考电压	—	1.194	1.2	1.206	V
I_{on}	工作电流	$V_{\text{DVDD}} = 3.3 \text{ V}$	—	12	16.5	mA
INL	积分线性误差	—	−3.0	—	3.0	LSB
DNL	微分线性误差	—	−1.0	—	1.0	LSB
E_{offset}	偏移误差 ^[1]	校准后	−8	±2	8	LSB
E_{gain}	增益误差 ^[1]	校准后	−60	±4	60	LSB
TC	基于内部参考的 ADC 温度系数	—	—	40	—	ppm/°C
$t_{\text{settle}}^{[2]}$	启动时间	—	—	—	100	μs
ENOB_{DC}	有效位数（直流输入）	—	—	12.2	—	bit
SNR	信噪比	$f_{\text{in}} = 10\text{kHz}$	—	74	—	dBFS
THD	总谐波失真	$V_{\text{in}} = 0.94\text{FS}$	—	−87	—	dBFS
ENOB	有效位数	$N = 8192$	—	12.0	—	bit
SFDR	无杂散动态范围	PLL 参考为 XO	—	83	—	dBFS

[1] 偏移和增益可通过硬件自动校准；

[2] 量产时不做测试，由设计保证。

5.12 可编程增益放大器（PGA）特性

表 5-12: 可编程增益放大器特性

符号	参数	条件	最小	典型	最大	单位
V_{in}	输入电压范围	—	0	—	V_{DVDD}	V
V_{out}	输出电压范围	—	0.3	—	$V_{DVDD}-0.3$	V
R_{in}	输入阻抗	开启电平移位	—	4	—	k Ω
		不开启电平移位	—	10	—	M Ω
G	增益 ^[1]	MODE = 3 (差分传感)	1、2、4、8、12、16、19.2、24			—
		MODE = 5, 6, 7 (单端)				
		MODE = 1, 2 (差分电机)	2、4、8、16、24、32、38.4、48			—
E_{gain}	增益误差	差分增益 = 2	−0.5	—	0.5	%
		差分增益 = 48	−3	—	3	%
V_{offset}	偏移	差分增益 = 48	−5	—	5	mV
TC_{PGA}	PGA 偏移温漂	—	—	5	—	$\mu V/^{\circ}C$
TC_{LSH}	电平移位温漂	—	—	3	—	$\mu V/^{\circ}C$
SR	压摆率	单端模式, 负载为 ADC 的采样电容	—	20	—	V/ μs
		差分模式, 负载为 ADC 的采样电容	—	40	—	V/ μs
GBW	单位增益带宽	单端增益 = 1	—	40	—	MHz
		单端增益 = 8	—	6.8	—	MHz
		单端增益 = 32	—	1.7	—	MHz
		差分增益 = 2	—	20	—	MHz
		差分增益 = 16	—	3.4	—	MHz
		差分增益 = 48	—	0.8	—	MHz
t_{settle}	建立时间 ^[2]	差分增益 = 2	—	170	220	ns
		差分增益 = 16	—	400	600	ns
		差分增益 = 48	—	1600	2200	ns
SNR	信噪比	差分增益 = 4 $f_{in} = 10kHz$ $V_{in} = 0.94FS$ $N = 8192$	—	71.0	—	dBFS
THD	总谐波失真		—	−80.0	—	dBFS
ENOB	有效位		—	11.5	—	bit
SFDR	无杂散动态范围		—	81.5	—	dBFS
SNR	信噪比	差分增益 = 48 $f_{in} = 10kHz$ $V_{in} = 0.94FS$ $N = 8192$	—	58.0	—	dBFS
THD	总谐波失真		—	−80.0	—	dBFS
ENOB	有效位		—	9.4	—	bit
SFDR	无杂散动态范围		—	63.0	—	dBFS
I_{on}	电流消耗	单个 PGA	—	4.16	5.20	mA

[1] 启用内部电平移位网络时, 增益减半。

[2] 建立时间的测量是基于阶跃输入, 差分输出从 −2.7V 到 2.7V ($V_{DVDD} = 3.3V$), 输出建立至 98% 的时间, 由设计所保证。

5.13 差分转单端缓冲器（D2SBUF）特性

表 5-13：差分转单端缓冲器特性

符号	参数	条件	最小	典型	最大	单位
V_{out}	输出电压范围	—	0.3	—	$V_{DVDD} - 0.3$	V
t_{settle}	建立时间 ^[1]	并联 $R = 1\text{ M}\Omega$ 、 $C = 25\text{ pF}$	—	0.64	1.5	μs
E_{offset}	偏移误差	—	—	10	—	mV
E_{gain}	增益误差	—	—	1	—	%
C_L	容性负载	—	—	25	—	pF
I_{on}	电流消耗	—	—	1.14	—	mA

[1] 量产时不做测试，由设计保证。

5.14 模拟比较器（COMP）特性

表 5-14：模拟比较器特性

符号	参数		条件	最小	典型	最大	单位
V _{in}	输入电压范围		—	0	—	V _{DVDD}	V
V _{offset}	失调电压（迟滞电压档位 0）		V _{DVDD} = 3.3V， T _J = 25°C 1.65V 共模输入	−3.5	—	3.5	mV
V _{hyst}	单边迟滞电压	档位 0		—	0	—	mV
		档位 1		—	±12	—	mV
		档位 2		—	±24	—	mV
		档位 3		—	±36	—	mV
t _{delay}	比较器输入到输出翻转延迟 （迟滞电压档位 0）			—	250	—	ns
R _N	三相中性点网络电阻	档位 1	T _J = -40°C ~ 125°C	8.50	10	11.50	kΩ
		档位 2		22.95	27	31.05	
		档位 3		39.95	47	54.05	
ΔR _N ^[1]	三相中性点网络电阻相对偏差		T _J = -40°C ~ 125°C	−1		1	%

[1] 量产时不做测试，由设计保证。

5.15 数模转换器（DAC）特性

表 5-15：10 位数模转换器特性

符号	参数	条件	最小	典型	最大	单位
N	分辨率	单调	—	10	—	bit
V_{FS}	满量程值	—	0	—	V_{DVDD}	V
DNL	微分非线性误差	—	-0.5	—	0.5	LSB
INL	积分非线性误差	—	-1	—	1	LSB
E_{offset}	偏移误差	—	-10	—	10	mV
t_{settle}	DAC 建立时间	—	—	—	1	μs

5.16 DAC 输出缓冲器（DACBUF）特性

表 5-16：数模转换器缓冲器特性

符号	参数	条件	最小	典型	最大	单位
V_{out}	输出电压范围	—	0.3	—	$V_{DD} - 0.4$	V
t_{settle}	建立时间	—	—	—	1	μs
E_{offset}	偏移误差	—	-5	—	5	mV
C_L	容性负载	—	—	—	50	pF
R_L	阻性负载	—	5	—	—	k Ω

5.17 SPI 接口时序特性

图 5-3：SPI 主机模式接口时序图

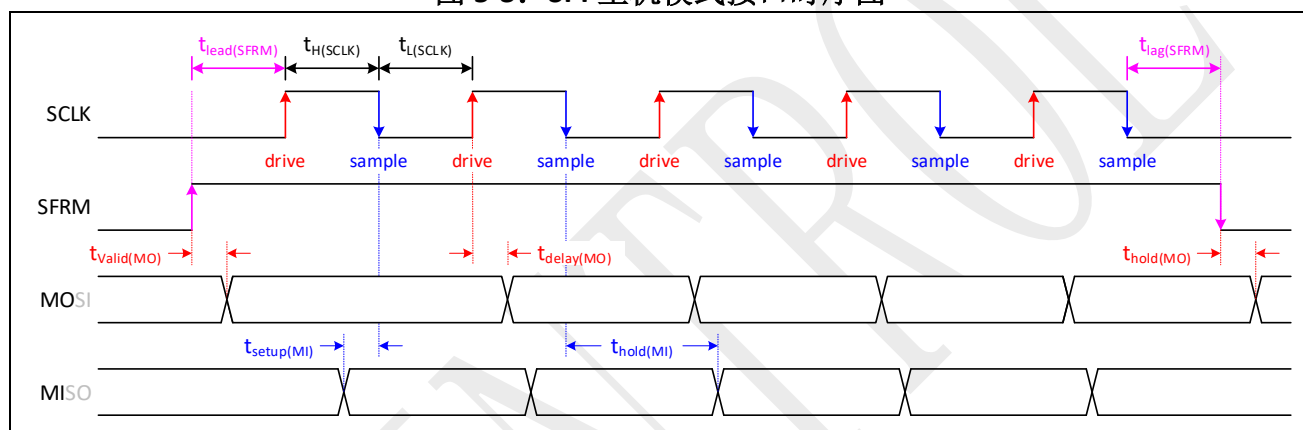
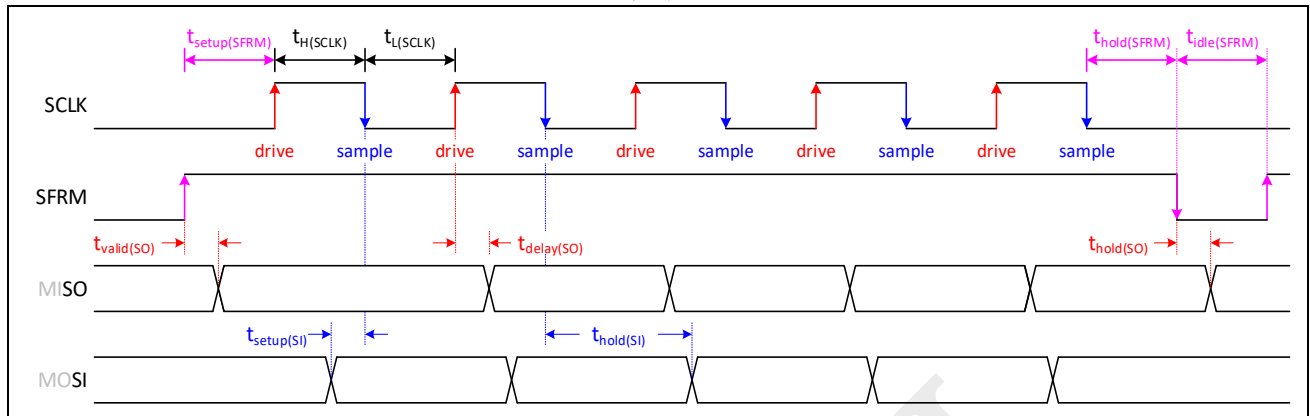


表 5-17：SPI 主机模式接口时序特性 ($V_{DD}=3.3V$) [1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率	15pF 引脚 电容	—	—	40	MHz
$t_{H(SCLK)}$	SCLK 高电平时间		12.5	—	—	ns
$t_{L(SCLK)}$	SCLK 低电平时间		12.5	—	—	ns
$t_{lead(SFRM)}$	SFRM 有效沿领先第一个 SCLK 时钟沿的时间		$T_{SCLK}/2 - 6$	—	$T_{SCLK}/2 + 2$	ns
$t_{lag(SFRM)}$	SFRM 无效沿滞后最后一个 SCLK 时钟沿的时间		$T_{SCLK}/2 - 2$	—	$T_{SCLK}/2 + 6$	ns
$t_{valid(MO)}$	SFRM 有效沿到 MOSI 翻转的延时		-6.2	—	5.3	ns
$t_{hold(MO)}$	SFRM 无效沿到 MOSI 翻转的延时		-6.2	—	5.3	ns
$t_{delay(MO)}$	SCLK 驱动沿到 MOSI 翻转的延时		-2.6	—	6	ns
$t_{setup(MI)}$	MISO 到 SCLK 采样沿的建立时间		2.2	—	—	ns
$t_{hold(MI)}$	MISO 到 SCLK 采样沿的保持时间		3.2	—	—	ns

[1] 量产时不做测试，由设计保证。

图 5-4: SPI 从机模式接口时序图

表 5-18: SPI 从机模式接口时序特性 ($V_{DD}=3.3V$) [1]

符号	参数	条件	最小	典型	最大	单位
f_{SCLK}	SCLK 时钟频率		—	—	40	MHz
$t_H(SCLK)$	SCLK 高电平时间		12.5	—	—	ns
$t_L(SCLK)$	SCLK 低电平时间		12.5	—	—	ns
$t_{idle}(SFRM)$	相邻帧间 SFRM 保持无效的时间		$4 \times T_{CPU_CLK}$	—	—	ns
$t_{setup}(SFRM)$	第一个 SCLK 时钟沿前 SFRM 有效的建立时间	15pF 引脚电容	3	—	—	ns
$t_{hold}(SFRM)$	最后一个 SCLK 时钟沿后 SFRM 维持有效的保持时间		3.5	—	—	ns
$t_{valid}(SO)$	SFRM 有效沿到 MISO 翻转的延时		3	—	11.9	ns
$t_{hold}(SO)$	SFRM 无效沿到 MISO 翻转的延时		3	—	11.9	ns
$t_{delay}(SO)$	SCLK 驱动沿到 MISO 翻转的延时		3.4	—	14.8	ns
$t_{setup}(SI)$	MOSI 到 SCLK 采样沿的建立时间		2.2	—	—	ns
$t_{hold}(SI)$	MOSI 到 SCLK 采样沿的保持时间		3.2	—	—	ns

[1] 量产时不做测试，由设计保证。

5.18 电气敏感性特性

表 5-19: ESD 绝对最大值

符号	参数	条件	最大	单位
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	环境温度 $T_A = 25^{\circ}\text{C}$	4000	V
$V_{ESD(CDM)}$	静电放电电压 (带电设备模型)	环境温度 $T_A = 25^{\circ}\text{C}$	1000	V

表 5-20: 电气敏感性

符号	参数	条件	最大	单位
LU	静态门锁	环境温度 $T_A = 105^{\circ}\text{C}$, $V_{DVDD} = 3.63\text{V}$, $V_{VCAP12} = 1.32\text{V}$	200	mA

5.19 湿度敏感性特性

表 5-21: 湿度敏感性特性

符号	参数	条件	最大	单位
MSL	湿度敏感性等级	—	3 级	—

5.20 热阻特性

表 5-22: 热阻特性

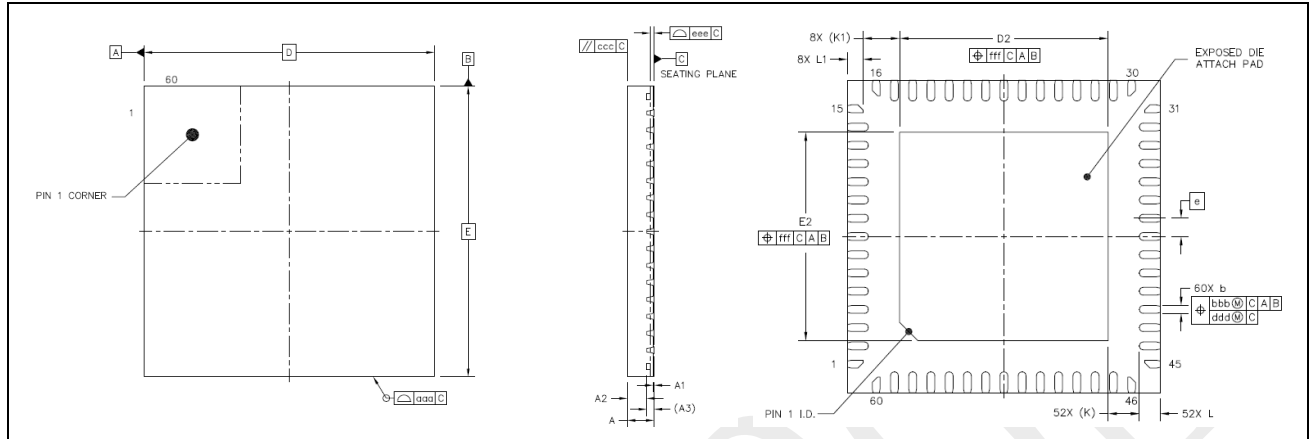
符号	参数	条件	典型值	单位
θ_{JC}	热源结到封装外壳的热阻	—	11.53	$^{\circ}\text{C}/\text{W}$
θ_{JA}	热源结到周围冷却空气的热阻	双层 PCB 板, 外层铜厚 1oz	34.95	$^{\circ}\text{C}/\text{W}$

[1] PCB 测试板的尺寸为 90mm x 100mm x 1.6mm。

6 封装信息

6.1 QFN-60

图 6-1: QFN60 - 60 脚, 6mm x 6mm 方形扁平无引脚封装图



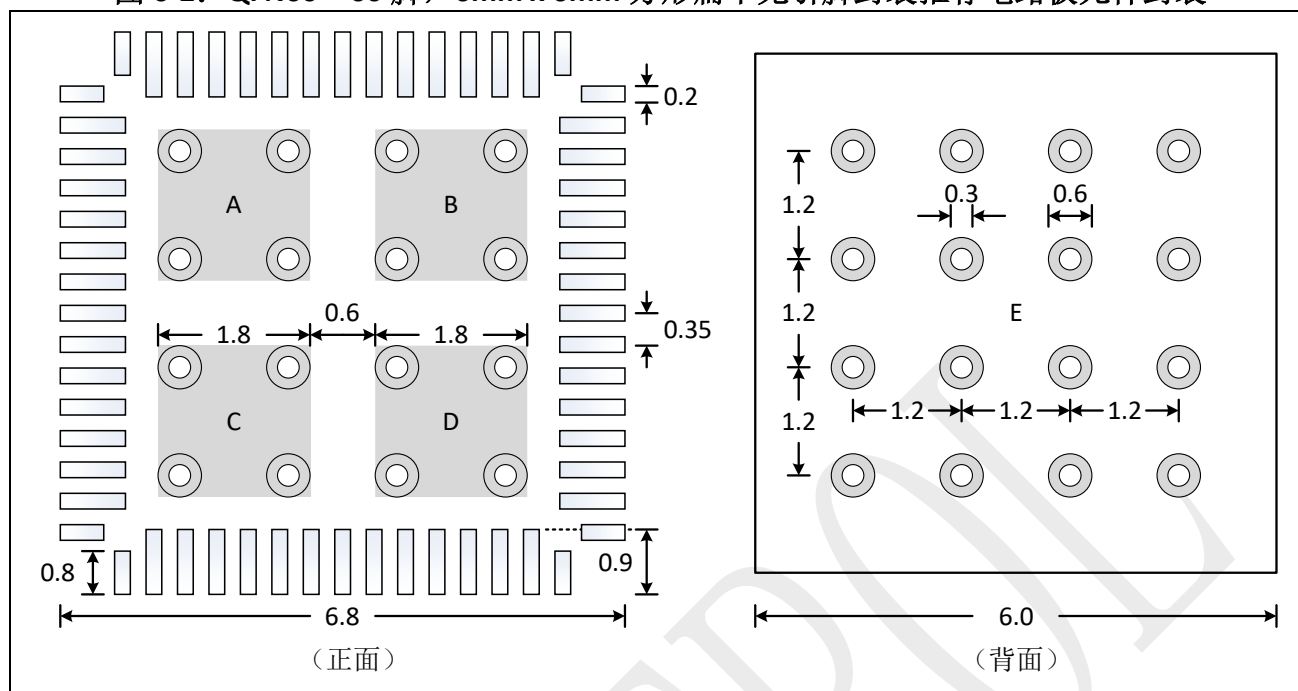
[1] 图纸未按比例绘制。

表 6-1: QFN60 - 60 脚, 6mm x 6mm 方形扁平无引脚封装机械数据

栏目	符号	最小	典型	最大
总厚度	A	0.50	0.55	0.60
模体基准高度	A1	0.00	0.02	0.05
模体厚度	A2	—	0.4	—
引脚厚度	A3	0.152 REF		
引脚宽度	b	0.10	0.15	0.20
引脚偏移	bbb	0.07		
	ddd	0.05		
本体尺寸	D	6 BSC		
	E	6 BSC		
封装边缘公差	aaa	0.1		
模体平整度	ccc	0.1		
共面度	eee	0.08		
引脚间距	e	0.35 BSC		
ePad 尺寸	D2	3.9	4.0	4.1
	E2	3.9	4.0	4.1
ePad 偏移	fff	0.1		
引脚间距	e	0.35 BSC		
引脚长度	L	0.3	0.4	0.5
	L1	0.2	0.3	0.4
引脚到 ePad 间距	K	0.6 REF		
	K1	0.7 REF		

[1] 单位: 毫米

图 6-2: QFN60 - 60 脚, 6mm x 6mm 方形扁平无引脚封装推荐电路板元件封装



[1] 单位: 毫米

[2] 上层 A、B、C、D 四个区域需要刷焊锡膏，下层 E 区域无特别要求。

7 订购信息

表 7-1: 订购信息

订购编码	FLASH	SRAM	封装	温度范围 (T _J)	SPQ ^[1]	包装类型
SPC1175API60	512KB	192KB	QFN60 6 x 6 x 0.55 mm ³	工业级 -40 ~ 125°C	4900	托盘

[1] SPQ = Standard Pack Quantity, 标准包装数。

7.1 订购编码规则

图 7-1: 订购编码规则

